

談話室

半導体界面スペシャリスト会議 (SISC) 報告

岩崎 裕

松下電器産業(株)半導体研究センター
〒570 守口市八幡中町 3-15

(1988年2月22日受理)

Semiconductor Interface Specialist Conference 1987

Hiroshi IWASAKI

Semiconductor Research Center, Matsushita Electric Industrial Co., Ltd.
3-15, Yagumo-Nakamachi, Moriguchi-shi 570

(Received February 22, 1988)

衆知のように、固体表面は通常の雰囲気中では酸化しているので、表面の酸化の問題は表面科学的一大分野を構成している。シリコン表面に形成される熱酸化膜は、電子素子を作る上で、少なくともこれまで、他のものに代え難い理想に近い性質をもっていたので、膨大な研究が行われている。半導体界面スペシャリスト会議(Semiconductor Interface Specialist Conference)は、この半導体／酸化膜界面および極薄い絶縁膜を対象にした専門家会議で、IEEE国際電子素子会議(IEDM)の前または後に、その衛星会議としてIEEEの主催で開催される。アメリカやIEDM, MRS等の国際会議に参加する各国からの電子素子、表面科学、表面分析等の各分野の専門家が顔を合わせる。1987年は、12月3日から5日まで、フロリダの保養地Fort Lauderdaleのボナベンチャーホテルで行われた。会議は参加者100名程度のこじんまりとした会議で、全日程を通じてワンセッションで、参加者の中にはこの分野の歴史を作ってきた常連も多く、和気あいあいと議論百出の会議である。

会議は、5件の招待講演、32件の口頭発表、12件のポスター発表があり、その内訳は SiO_2 と界面のキャラクタリゼーションが11件、放射とホットキャリヤ(熱エネルギーより大きなエネルギーを持つ電子やホール)による酸化膜や界面の局在準位生成やキャリヤ捕獲によるもの12件、界面準位モデルと測定法6件、次世代の材料・プロセス6件、その他2件である。プログラムチェアマンの T-p. Ma 教授(エル大学)に聞いたところで

は、採択率は50%弱であるということである。日本からは、東京大学菅野研の留学生 B. B. Triplett らの軟X線照射により酸化膜中に生じた正に帶電した新しい欠陥の反応の ESR による研究、早稲田大学・NTT 共同の大泊らの TEM による絶縁膜上に形成した Si 界面の評価とモデリング、松下電器 堀と筆者の急速加熱法により形成した窒化酸化膜とそれを更に再酸化した膜の電荷トラップの研究、及び松下電器・スタンフォード大共同の筆者らの急速加熱法により Si トレンチに形成した薄い酸化膜の高分解能 TEM による研究の4件の発表があった。

今回の会議を方向づけたのは冒頭の Koch (IBM) の招待講演 “Characterization of SiO_2 on Si by STM (走査トンネル顕微鏡) : Identification of Individual Trapping Sites” で、薄い酸化膜に対して個々の界面準位や膜中のトラップを STM で直接観ることが出来るということで、従来蓄積されてきた酸化や表面・界面準位の知識やモデルの原子レベルでの検証・精密化の可能性の道を開くものとして参加者の注意を引きつけ、論議を呼び起した。Koch は個々のトラップを観るために、トンネル電流を一定に保つチップ-試料間の距離をプロットした通常の STM 像(トラップの集合は“くぼみ”としてみえる)の他に、界面準位やトラップに電子がトラップされたときはトンネル電流が減少しトラップされていた電子が解放されたとき(デトラップ) トンネル電流が元のレベルに戻る電流のスイッチング現象を個々の点で観測(モールス信号に似たノイズがみられる)したり、チップ-試料間の電位差を変えてトラップ準位のフェルミレベルに対するエネルギー差を変化させ、そのスイッチング現象に対する影響を調べたりしている。最後の効果に基づき、チップ-試料間の電位差をパラメータとし、通常の像におけるチップ-試料間の距離におけるトンネル電流像により個々のトラップが視覚化できる。結果として、性質の異なる各種のトラップがあることや、トラップが界面のステップなどの欠陥に関係があり集合として存在する事が多い等の事実が明らかとなつた。ただし、本研究の対象がわずか6ラングミュアの酸素暴露により形成された“酸化膜”であり、今後より現実的な酸化膜へ研究が発展する事が強く期待された。

この他にも STM による Si 表面の酸化の初期過程の研究が CalTech 等から発表された。CalTech の F. Grunthaner らは、HF: エタノール液で Si 酸化膜をエッティングすることにより Si/SiO_2 界面を STM により観察している。このようにして得られる Si 表面は H で終端

されているため数日間空気中に放置しても表面は酸化されず、STMによるトンネル電流-電圧特性は、Si基板のドーピングに依存したショットキイ特性を示す。これは、通常の加熱法やへき開法で準備した表面では、表面準位により表面電位がピニングされる事実と対照的である。彼らは酸化や酸化後の高温(1150°C)アニーリングにより界面に(111)ファセットが生じ易いことを見出したが、これは、筆者らが報告した高温(1125°C)急速酸化でSiトレンチ底部の角においてSi/SiO₂界面に(111)ファセットが生じるという事実と一致する。筆者らは併せて、このようなファセット部では欠陥が極めて少なく界面は原子的に平坦で、他の部分に比べて酸化速度が遅い事を報告した。

STMのスイッチング現象に関連して、微小MOS電界効果トランジスタのチャネル電流の酸化膜界面近傍にトラップされた電子によるスイッチング現象(モールス信号的ノイズ)の解析の研究がミュンヘン工科大学、コーネル大学、University of Erlangenから行われた。最後の報告では、トラップ確率のトラップ準位とフェルミレベルのエネルギー差にたいする依存性とMOSトランジスタにおけるポテンシャル分布に基づいてトラップ数の分布を求め、トラップがチャネルの端に多いことを示した。このような一連の報告は、実際の電子素子の

動作の中にも素子の微小化に伴っていよいよ個々の電子のふるまいがあからさまに姿を表してきたものとして、またそれを解析する事により界面に関するより詳しい情報が引き出されるという点で、参加者の興味を集めた。

また、酸化膜に電界を印加し続けることにより酸化膜が破壊するメカニズムについては、今回の会議では、まず電子がなんらかの準位にトラップされ、それが酸化膜中の水素と化学的な反応を起こす過程が関与しているとする説が期せずして多数報告され、これまで比較的単純にホットエレクトロン(酸化膜中を電界により加速され熱エネルギーより大きなエネルギーを持つに至った電子)によりなんらかの過程で作られたホールが酸化膜中にトラップされその数が一定限度に達すると破壊するというモデルは支持されなかった。もっとも、酸化膜はつくる年度によっても、人によても異なっていて、それは神のみぞ知るというジョークも交わされていたように、まだまだ確定的な段階ではない。

次回は今回庶務一切を引き受けたアレンジメントチェアマンのPaula J. Grunthaner教授(CalTech)がプログラムチェアマンで、西海岸で行われる。酸化膜界面の研究を通してシリコンテクノロジーの歴史とともに歩んできたこのような会議に日本からの寄与が大きくなる事は意義深いと思われる。